

For Distribution



Imagination

Обзор бизнеса Imagination Technologies и MIPS Technologies

Юрий Панчул,
28 октября 2013 года

www.imgtec.com

For Distribution



Imagination

**Пример Semiconductor IP компании: MIPS
Technologies**

www.imgtec.com

Что такое MIPS?

- **MIPS – одна из популярных RISC архитектур**
 - Возникла в Стенфорде в 1981 году
- **MIPS Technologies – компания, которая занимается разработкой ядер с MIPS архитектурой и лицензированием архитектуры MIPS как таковой**
 - Лицензиаты ядер могут встраивать их в свои системы на кристалле – Microchip, Sigma, PMC Sierra
 - Лицензиаты архитектуры могут разрабатывать свою микроархитектуру – Broadcom, Cavium, Академия наук КНР (Loongson)
- **За 2011 финансовый год в мире было выпущено более 656,000,000 устройств с ядром MIPS, за всю историю 3,600,000,000**
 - Процессоры MIPS стоят в цифровых телевизорах Sony, роутерах Cisco, микроконтроллерах Microchip PIC32, фотоаппаратах Samsung и Casio

MIPS Heritage

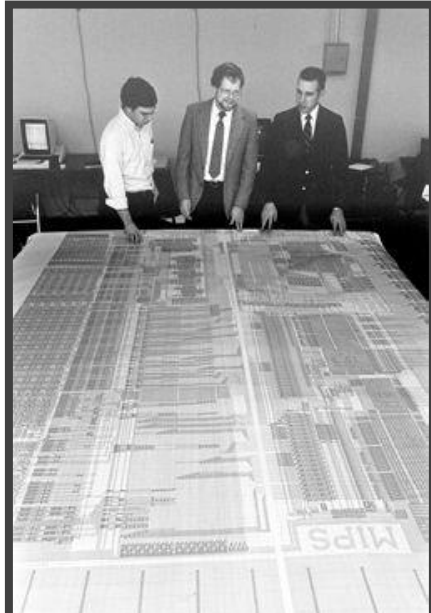


Photo: In 1984, Stanford computer scientists John Shott, John Hennessy and James D. Meindl brainstorm about the MIPS project (Photo: Chuck Painter)

Pioneered by Stanford President John Hennessy in the 1980s

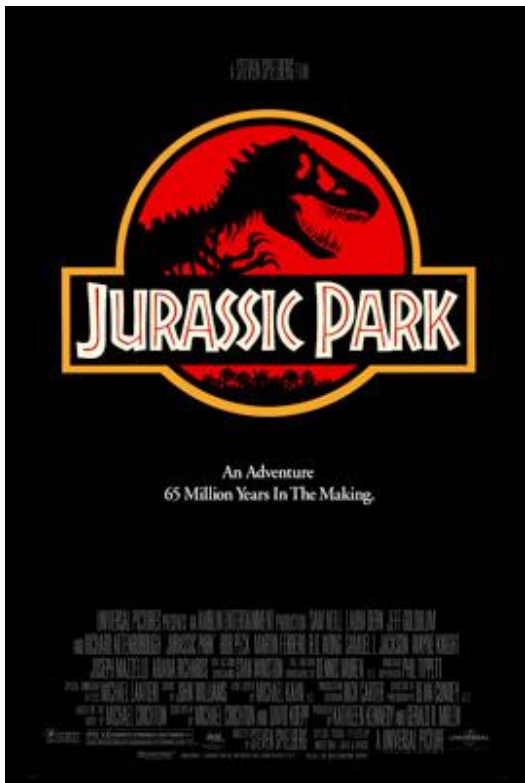
Elegant RISC architecture designed for performance and efficiency

Standard 32- and 64-bit architecture for embedded, mobile, multimedia and networking applications

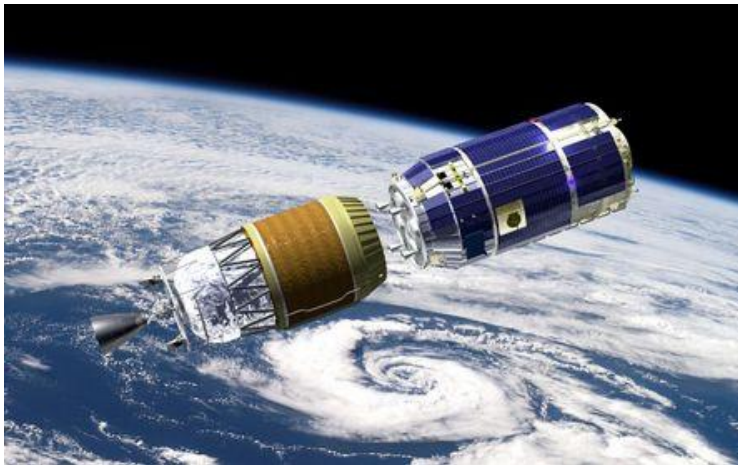
Continued innovation by MIPS and architecture licensees

More than 3.6 billion MIPS-Based SoCs shipped

Процессоры MIPS в поп-культуре



- Компьютеры, на которых снимали фильм «Парк Юрского Периода»
- Спутники Японского агентства аэрокосмических исследований JAXA
- Робот-собака «Айбо» от Sony



AIBO, Sony, Japan, 1999

The \$2,000 "Artificial Intelligence Robot" was a robotic pet dog designed to "learn" by interacting with its environment, its owners, and other AIBOs. It responded to more than 100 voice commands and talked back in a tonal language.

Gift of Chad Banks, 10/6/1973

Источник снимка спутников <http://www.flightglobal.com/blogs/hyperbola/2009/01/jaxa-president-talks-downmass-1.html>

Industry's Most Scalable Processor Architecture



MIPS Shipping in Major Brands in Digital Home

SONY



Comcast



SHARP



TOSHIBA



Panasonic

MOTOROLA

HUMAX
EASY DIGITAL

VESTEL

SANYO

Skyworth 创维

Celrun

Hisense



PHILIPS



Бизнес-модель MIPS Technologies

▪ Лицензирование ядер

- MIPS Classic – MIPS M4K, M14K, 24K, 34K, 74K, 1004K, 1074K
- Линейка MIPS Aptiv – microAptiv, interAptiv, proAptiv
- Новейшая линейка Warrior – MIPS P5600

▪ Лицензирование архитектуры

- MIPS32
- MIPS64
- microMIPS
- Расширение для микроконтроллеров
- Расширение для цифровой обработки сигналов – DSP
- Расширение для многопоточности на одном ядре – multi-threading – MT
- Расширение для векторных операций – SIMD
- Расширение для виртуализации
- Менеджер когерентных кэшей – Coherence Manager – CM и CM2
- Дизайн кэша второго уровня – L2

Лицензирование ядер

- Инженеры MIPS разрабатывают процессоры в виде кода на языке описания аппаратуры Verilog
- Компании – лицензиаты интегрируют ядра в свой дизайн системы на кристалле, расширяют систему команд (Coprocesor2, CorExtend), добавляют другие компоненты – ядра DSP и периферийные устройства
 - Примеры - Sigma Design (телевидение), Microchip (микроконтроллеры), Mobileye (авто)
- Некоторые лицензиаты используют сервис-компании для создания физического уровня дизайна
 - Примеры сервис-компаний – eSilicon, Open Silicon
- Дизайн системы на кристалле превращается в микросхему на фабрике
 - Примеры – TSMC, Global Foundries
- Разработчики систем используют микросхему в устройстве
 - Примеры – телевизоры Sony, роутеры Cisco, планшеты Philips с ОС Андроид

Различие между архитектурой и микроархитектурой

- **Архитектура – процессор с точки зрения программиста**
 - Система команд
 - Видимые программисту регистры
- **Микроархитектура – реализация архитектуры на аппаратном обеспечении**
 - Организация конвейера – количество стадий
 - Схемы арифметических устройств
- **Цель разработчика микроархитектуры – поддержать иллюзию последовательного выполнения команд для программиста**
 - Одновременно внутри процессора могут находиться десятки команд на разных стадиях обработки

Лицензирование архитектуры

- **Инженеры MIPS анализируют бенчмарки и поведение пользовательских программ, после чего придумывают новые команды или целые расширения**
 - Примеры команд – ASET, ACLR для микроконтроллеров
 - Примеры расширений – DSP и MT (Multi-Threading)
- **Инженеры компании-лицензиата архитектуры создают свою микроархитектуру для реализации новых команд**
- **MIPS предоставляет лицензиатам архитектуры набор тестов, которые подтверждают, что разработанный лицензиатом процессор действительно имеет архитектуру MIPS (программа «MIPS Verified»)**

Бизнес-модели других компаний – Intel, ARM

▪ Intel

- Компания разрабатывает сама архитектуру, микроархитектуру, физический дизайн и производство готовых микросхем
- Intel попробовал лицензировать ядро Atom, но лицензиаты этого ядра вынуждены использовать и интеловские фабрики, и другие компоненты, вместо стандартного для индустрии встроенных систем TSMC

▪ ARM

- Бизнес-модель практически идентична MIPS, но ARM менее охотно лицензирует архитектуру

Истоки MIPS

- Прогресс элементной базы
- Прогресс автоматизации проектирования
- Прогресс компьютерной архитектуры

Примеры влияния элементной базы

- **С 1980-х скорость логики росла быстрее, чем скорость памяти**
 - В 1985 году доступ к памяти занимал 4 цикла CPU, сейчас занимает 150 циклов
 - Следствие – повышение важности кэшей
 - Следствие – развитие протоколов когерентности кэшей в многоядерных системах
 - Следствие – развитие решений с многопоточностью на одном ядре (hardware-supported multithreading - MT)
 - Пока один тред ждет во время cache miss, другой тред работает
- **Повышение тактовой частоты ограничивается физическими законами и энергопотреблением**
 - Следствие – развитие многоядерных систем
 - Это не чисто аппаратная проблема, требуется и прорыв в программировании

Прогресс автоматизации проектирования

- **1980-е – возникла методология дизайна на уровне регистровых передач - Register Transfer Level – RTL**
 - Переход от рисования схем мышкой на экране к кодированию на языках Verilog и VHDL
- **1990-2000-е – возникли методологии «виртуальных прототипов» систем на чипе**
 - Интеграция моделей процессоров и компонент
 - Быстрые модели процессоров с точностью на уровне инструкций (instruction accurate)
 - Медленные модели процессоров с точностью на уровне циклов синхросигнала (cycle accurate)
- **Результат**
 - Повышение производительности труда инженеров
 - Возможность разделения труда между разными компаниями
 - Появление индустрии Design IP

Прогресс компьютерной архитектуры

- 1946 – первый работающий компьютер общего назначения – ENIAC
- 1961 – первый конвейерный процессор – Stretch / IBM 7030
- 1964 – 1967 – закладываются основы продвинутой компьютерной архитектуры - CDC 6600, IBM 360 Model 91 – форвардинг и переименование регистров
- 1968 - первый коммерческий компьютер с кэшем – IBM 360/85
- 1975 – 1981 – ранние RISC CPU – IBM 801, Berkeley RISC II и Stanford MIPS
- Последние 30 лет – SIMD для multimedia, MESI для когерентности кэшей, out-of-order superscalar
- Все эти события отразились на современных ядрах MIPS

Вехи истории MIPS – прошлое

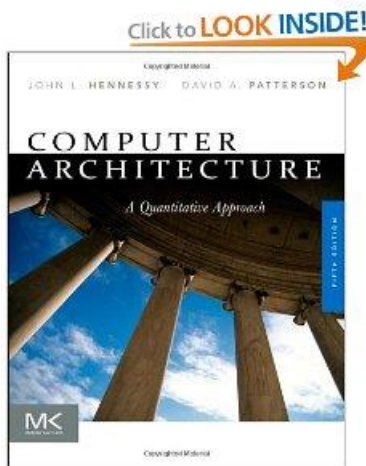
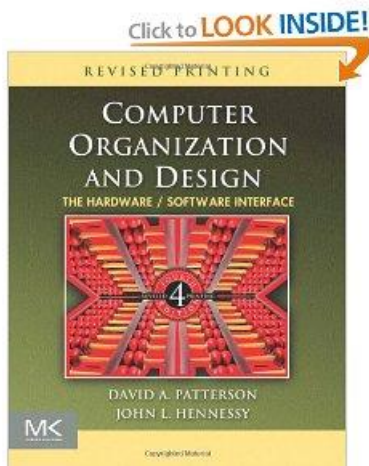
- **1981 – начало проекта в Стенфорде**
 - Руководитель проекта Джон Хеннеси сейчас - президент Стенфорда
- **1984 – коммерциализация – MIPS Computer Systems**
- **1991 – первый в индустрии 64-битный микропроцессор – MIPS R4000**
- **1992 – MIPS Computer Systems становится частью Silicon Graphics**
 - Использование в Голливуде и игровых приставках Sony PlayStation и Nintendo64
 - Процессоры MIPS неявно присутствуют в романе Виктора Пелевина «Поколение П»
- **1998 – Компьютерная индустрия напугана анонсированием процессора Intel Itanium; Silicon Graphics решает пустить MIPS в свободное плавание**
 - PC Magazine. How the Itanium Killed the Computer Industry. By John Dvorak. January 26, 2009
 - Itanium так и не состоялся; MIPS продолжил жить во встроенных устройствах

Вехи истории MIPS – современность

- 1998 - MIPS снова становится отдельной компанией и выходит на биржу второй раз (делает второе IPO) как MIPS Technologies
- 1999 – Архитектура MIPS32 и MIPS64
- 2001 – Лицензируемые 32-битные ядра
- 2002 – Ядра со специализацией для микроконтроллеров
- 2005 – Расширение для цифровой обработки сигналов – DSP Extension
- 2006 – Многопоточность на одном ядре – MT (Multi-Threading) Extension
- 2007 – Суперскалярное ядро
- 2008 – Когерентная многопроцессорность
- 2010 – Новая 16-битная система команд microMIPS
- 2012 – Новое поколение ядер – Aptiv Generation
- 2013 – MIPS Technologies становится подразделением Imagination Technologies

Основатель MIPS Джон Хеннеси

- Руководил проектом в Стенфорде в 1981 году
- Один из основателей MIPS Computer Systems в 1984 году
- Сейчас Джон Хеннеси - президент Стенфордского Университета
- Соавтор (вместе с Дэвидом Паттерсоном) популярных учебников



Две идеологии – RISC и CISC

▪ Complex Instruction Set Computers

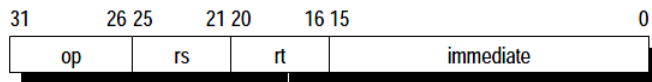
- Повышение производительности за счет добавления все более сложных команд
- Пример – VAX-11, команда
 - Move Translated Until Character
MOVTUC srclen.rw, srcaddr.ab, esc.rb, tbladdr.ab, dstlen.rw, dstaddr.ab, {R0-5.wl}
- Сравнительно простые компиляторы, высокая плотность кода

▪ Reduced Instruction Set Computers

- Большинство используемых команд – простые
- Повышение производительность за счет конвейеризации простых команд
- Использование оптимизирующих компиляторов, которые учитывают конвейеризацию

Иллюстрация простоты системы команд MIPS

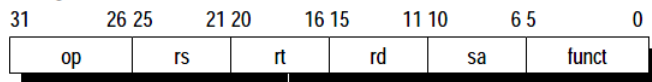
I-Type (Immediate)



J-Type (Jump)



R-Type (Register)

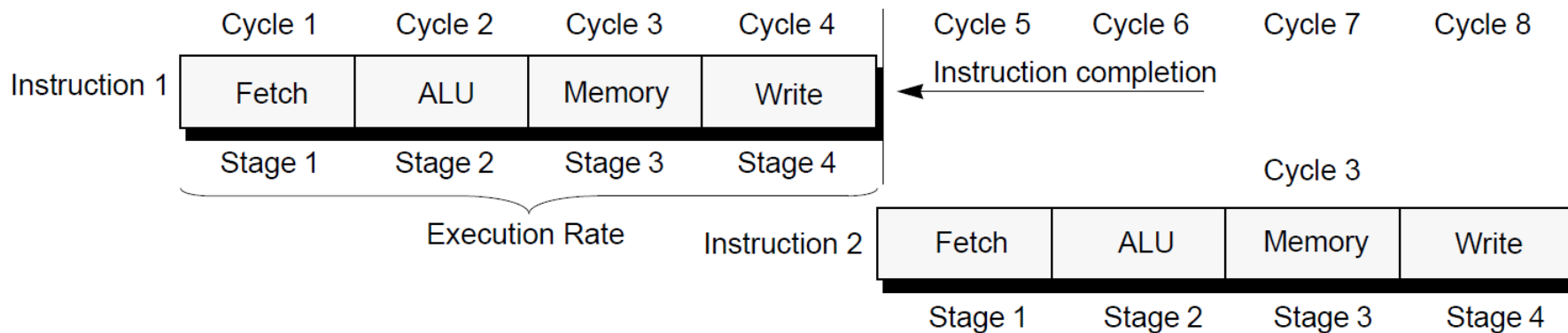


op	6-bit operation code
rs	5-bit source register specifier
rt	5-bit target (source/destination) register or branch condition
immediate	16-bit immediate value, branch displacement or address displacement
target	26-bit jump target address
rd	5-bit destination register specifier
sa	5-bit shift amount
funct	6-bit function field

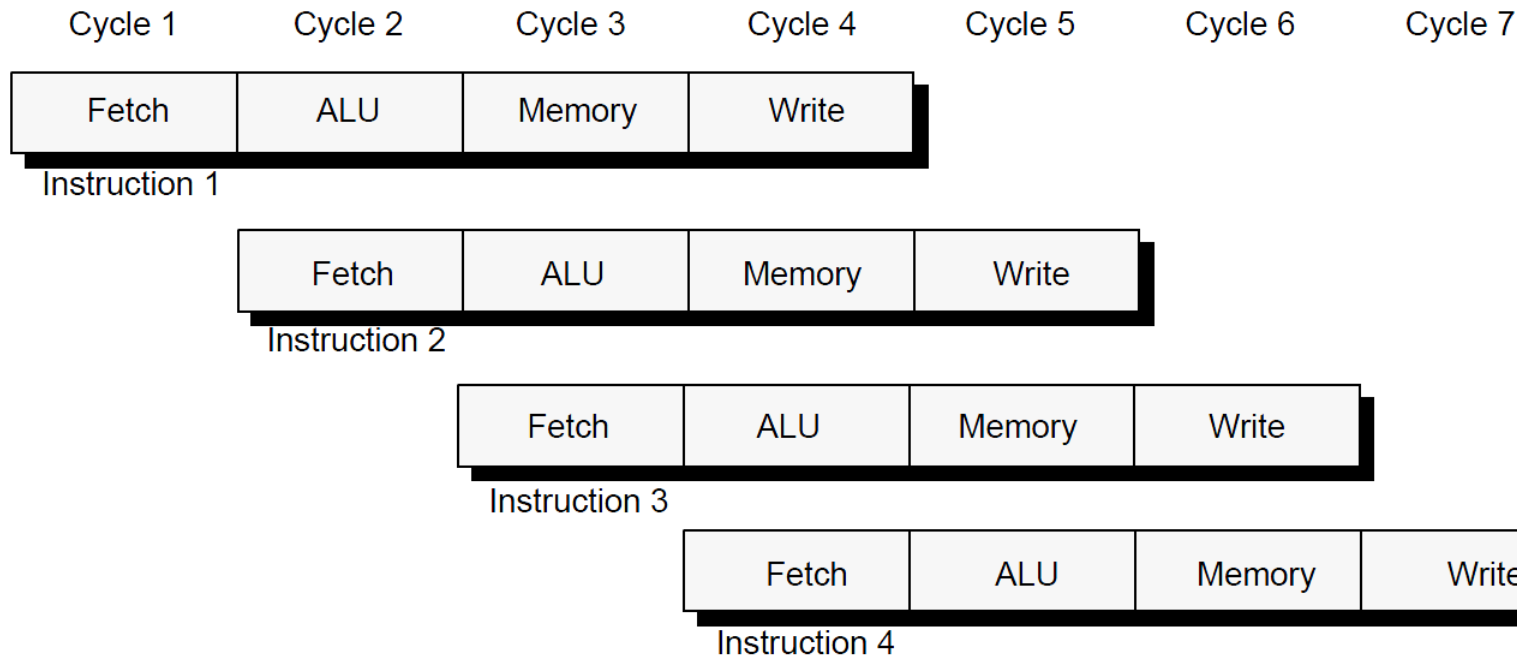
Хроники «RISC-революции» 1980-х

- **Дискуссия 1981 года между D. A. Patterson и D. R. Ditzel со стороны RISC, D. Clark и W. D. Strecker со стороны CISC**
- **1975 – 1981 – ранние RISC CPU – IBM 801, Berkley RISC II и Stanford MIPS**
 - Современные лидеры среди лицензируемых процессорных ядер – ARM и MIPS – стали коммерческими проектами в 1984-1985 годах
- **Результат 10-летней дискуссии - победа RISC**
 - В 1991 году D. Bhandarkar и D. W. Clark провели измерили производительность CISC и RISC процессоров со сравнимой организацией – VAX 8700 и MIPS R2000
 - MIPS R2000 требовалось выполнять в два раза больше команд
 - Но VAX 8700 требовалось в среднем в шесть раз больше циклов синхросигнала на команду
 - Результат – MIPS R2000 исполнял тест SPEC89 втрое быстрее

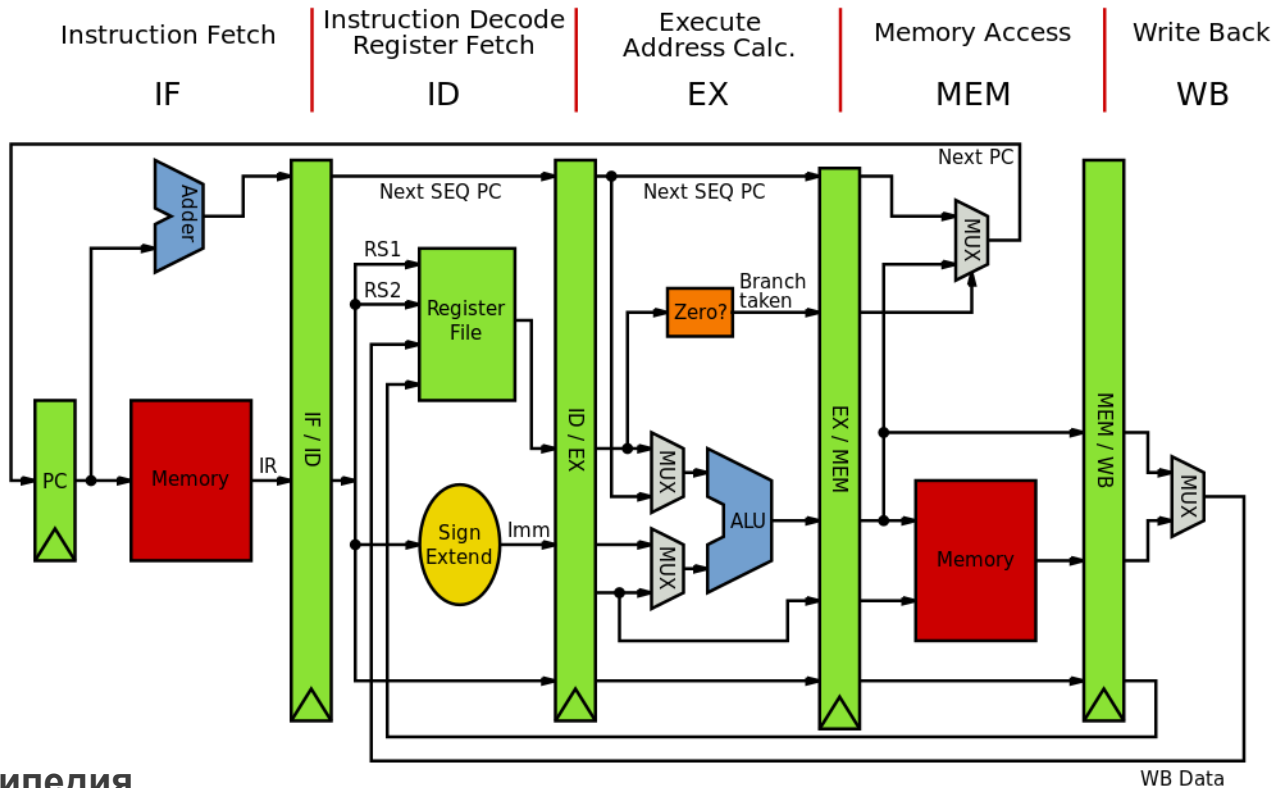
Последовательный процессор без конвейера



Главный козырь RISC-архитектур в 1980-е годы – простая организация конвейера



Классический конвейер MIPS ядер 1980-х



Источник - Википедия

Первый 64-битный микропроцессор в истории – MIPS R4000

DIGITAL NEWS

JUNE 24, 1991

MIPS's Hennessy and Stritter forecast 64-bit computing

By JOHN COX

Sometime this summer, computer builders such as Digital Equipment Corp. will get samples of the first 64-bit RISC microprocessor, the R4000, designed by MIPS Computer Systems Inc. of Sunnyvale, Calif.

As Digital and other vendors use the chip in new servers and even desktop computers, they will introduce users to a new order of performance and memory addressability, according to MIPS co-founders John Hennessy and Edward "Skip" Stritter. The two men are, respectively, chief scientist and vice president of development programs at MIPS.

Digital NEWSmaker INTERVIEW

As the heart of Digital's line of DECstations and DECsystems, the MIPS technology is a growing presence in the Digital market, although still overshadowed by Sun Microsystems Inc., which has achieved notable success with its rival RISC technology, called Sparc (scalable processor architecture).

MIPS and Digital joined together again in April, with more than a dozen key vendors, to launch ACE (Advanced Computing Environment). The companies proposed a blend of computer technologies, including chips from MIPS and Intel

eight-processor machine wants to really have eight times the virtual address space of the single-processor machine. If you look at the long-term trend, you can see we consume address space over the long term at some rate of about 1 bit every one or two years, actually about half a bit."

Stritter: "Another way to look at it is to talk about the workstation market. Graph the amount of main memory that a workstation vendor can get into his system for \$1,000 a pop. All these trend lines are on the actual DRAM capabilities, how fast the price per bit of DRAM is growing. The other part of it is, we were hearing these requirements from the customers for bigger and bigger address space. So you draw all these different lines and, pick one [year], and somewhere between '92, '94, '95 they cross over that 32-bit boundary."

How much path-breaking work was this? Was this a first-time thing for everybody?

Stritter: "It was definitely the first time for us. The only real 64-bit architectures before this had been in supercomputers."

Hennessy: "The other thing you see in the R4000 is the kind of thing everyone who is doing very large-scale chip design today has to face. And



Robert Holmgren

AS DIGITAL AND OTHER VENDORS USE THE MIPS R4000 CHIP in new servers, they will introduce users to a new order of performance and memory addressability, say MIPS co-founders John Hennessy (left) and Edward "Skip" Stritter. The two men are, respectively, chief scientist and vice president of development programs.

tion market. Sparc as a standard is a secondary part to that strategy. Our goal has been to build a pervasive architecture that is shipped by multiple vendors and has free and open access to everybody."

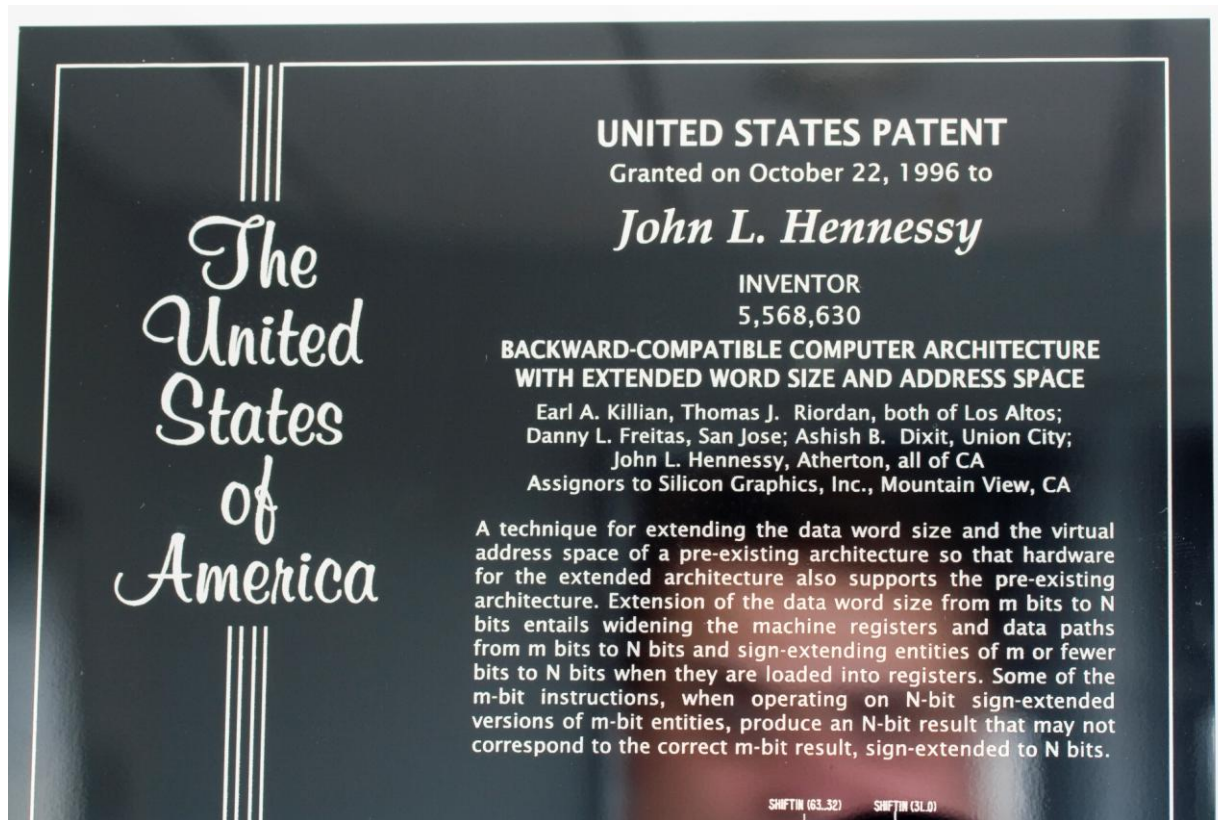
Stritter: "Sun's been trying to knock out the incumbents in the PC business with low-cost workstations. Our strategy is to work with those strong players."

What now drives the future of the MIPS chip development? Is it the same concerns that have driven traditional system development?

Stritter: "We changed the rules in a couple of ways compared to traditional microprocessor companies. One way is having a real deep awareness and understanding of system software, compilers and system addressing. Microprocessors used to be designed by semiconductor houses that knew about VLSI [very large scale integration] but not so much about system software issues.

"At Motorola, for the 68000 chip, we did the chip and then popped our heads up and said, 'what about the compilers?' With the [MIPS] R2000, we had the compiler done before the chip pinned out. We do architecture experiments. We conjecture about adding a new instruction or something, and we come up with benchmarks

Патент на реализацию совместимости MIPS32 и MIPS64

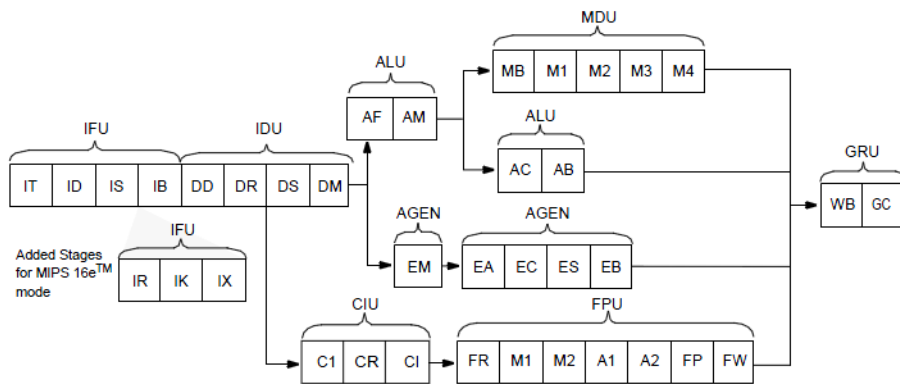


Была ли победа RISC окончательной?

- **В середине 1990-х годов Intel произвел перестройку в лагере x86**
 - В процессоре PentiumPro CISC инструкции превращались внутри в последовательность RISC-подобных инструкций
 - В результате Intel смог сильно повысить производительность своих процессоров
 - Но какой ценой?
- **RISC процессоры по прежнему выигрывают по эффективности**
 - По метрике производительность на милливатт ядро MIPS 1074K сильно превосходит ядро Intel Atom (см. следующий слайд)
 - Поэтому RISC процессоры не пускают Intel во многие рынки бытовой электроники, встроенных систем и микроконтроллеров
 - Но остались ли RISC верными своим изначальным принципам?
 - Современные RISC-процессоры содержат большое количество инструкций
 - Некоторые инструкции нарушают изначальные принципы RISC
 - За фасадами RISC и CISC архитектур происходит конвергенция двух лагерей на уровне микроархитектуры

Но микроархитектуру MIPS 1074K нельзя назвать простой

- MIPS 1074K – многоядерная система с менеджером когерентности кэшей
- Его суперскалярный конвейер состоит из 15 стадий – никакого сравнения с классическими MIPS-ами 1980-х
- Новое ядро MIPS proAptiv еще сложнее (дополнительные конвейеры, сложный предсказатель переходов и т.д.)



For Distribution



Imagination

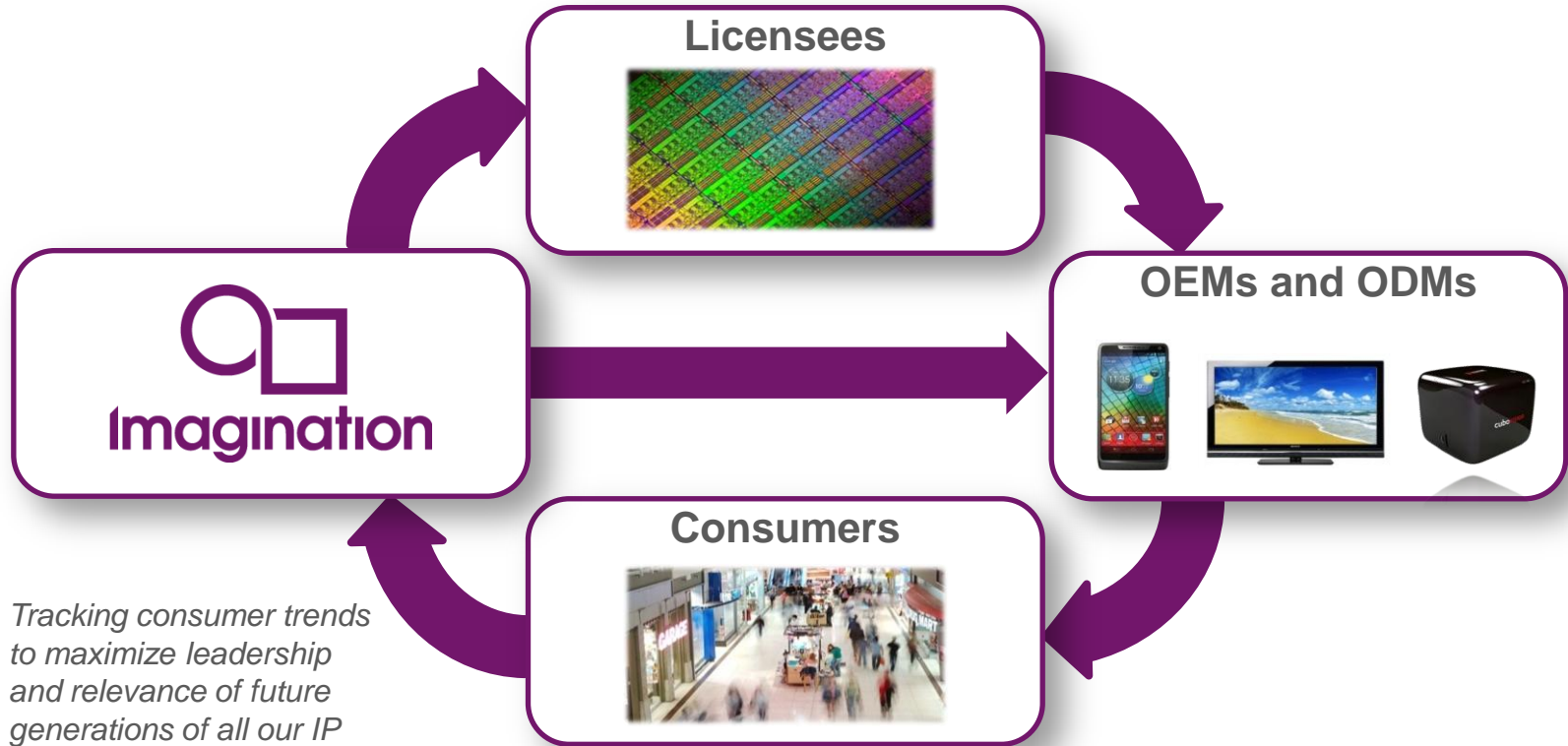
**Пример Semiconductor IP компании:
Imagination Technologies**

www.imgtec.com

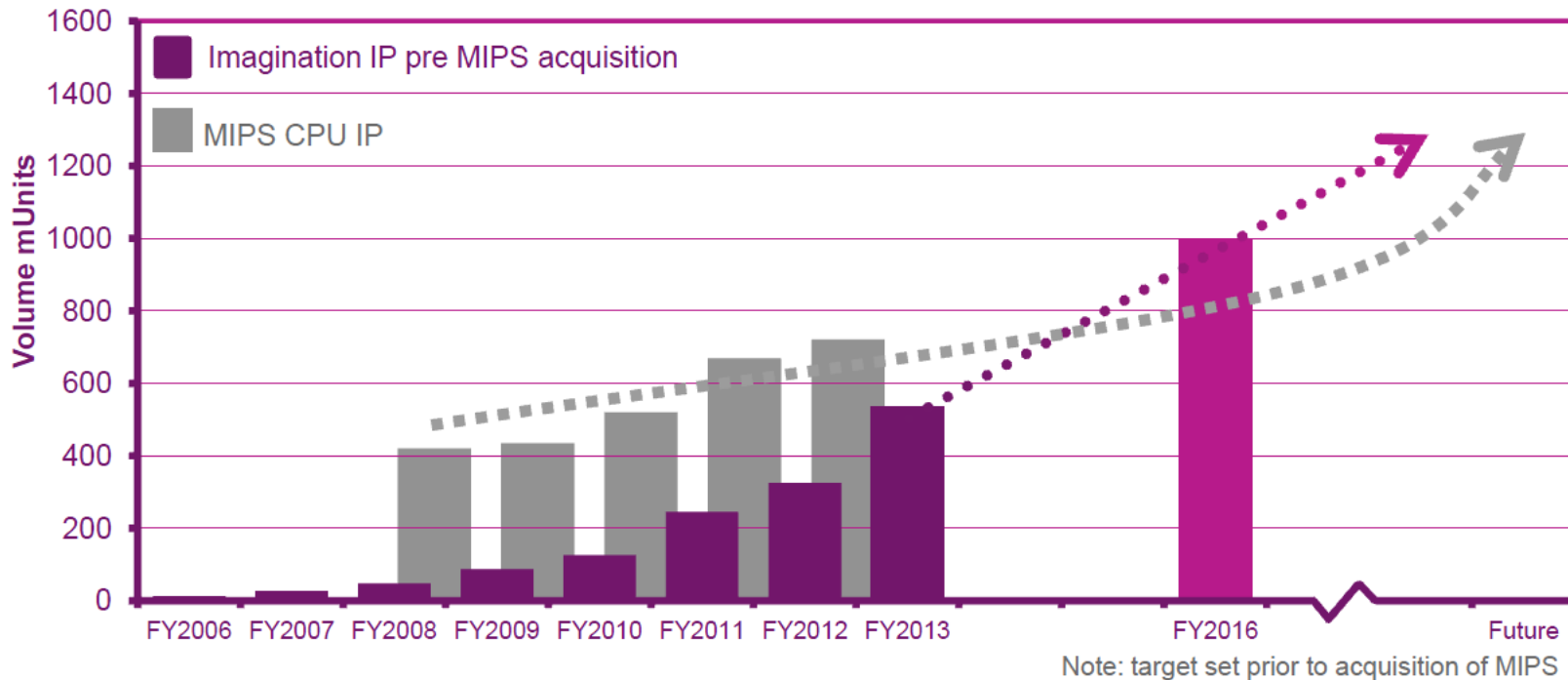
Imagination Technologies

- **Международная технологическая компания**
 - Штаб-квартира в Великобритании
 - Центры разработки в Великобритании, США, Польше, Индии, Китае, Австралии и Новой Зеландии
 - Более 1600 сотрудников
- **Компоненты для систем на кристалле (System on Chip, SoC)**
 - Графический процессор PowerVR GPU
 - Используется в Apple iPhone, iPad и Google Glass
 - Центральный процессор MIPS CPU
 - Видео процессор PowerVR VPU
 - Процессор радио коммуникаций Enigma RPU
- **В 2013 году частью Imagination стала компания MIPS Technologies, разработчик процессорных ядер MIPS M4K и MIPS microAptiv, которые используются в микроконтроллерах Microchip PIC32**

Business model



Продажи (в миллионах компонент) MIPS и Imagination



CPUs: everywhere and growing

Every product has many CPUs and MCUs

Smart Phone:
5-10 CPUs



Smart Car:
30-50 CPUs



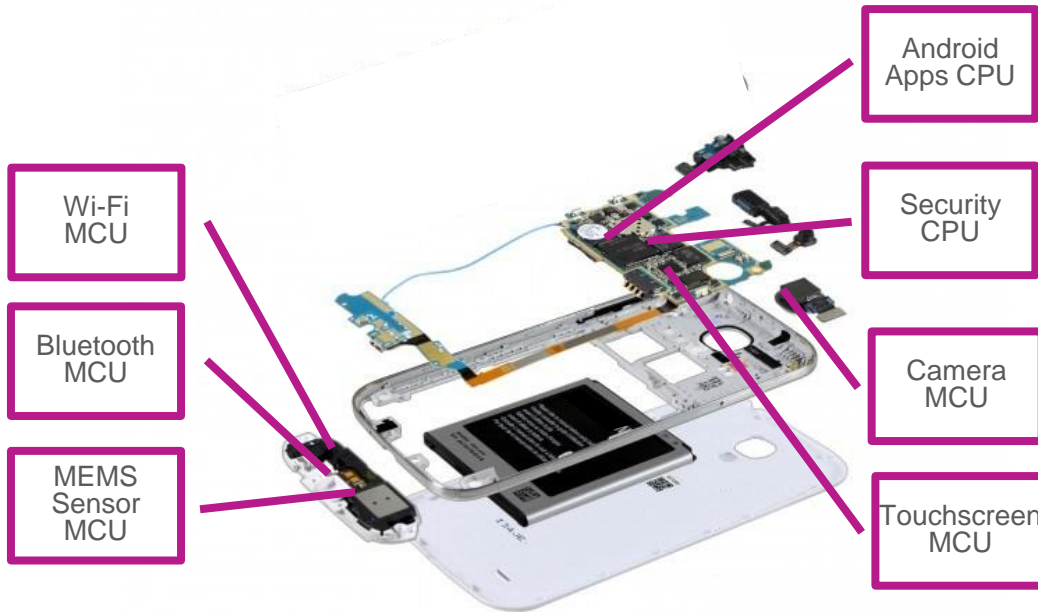
Smart House:
100s of CPUs



CPUs are everywhere – it's an enormous and growing IP market

CPU IP is an broad & diverse market

Every product has many types of CPUs and MCUs



Note: Example CPUs and MCUs are for illustrative purposes only; they do not necessarily reflect actual positions or functions in actual device shown

- 64-bit becoming the new standard for high end processors
- Binary compatibility is key for 32 to 64 bit evolution
- 32-bit becoming increasingly popular even in low end microcontrollers (MCUs) as everything needs connectivity
- Multi-core, multi-threaded, virtualization, security, FPU, DSP/SIMD all becoming expected features in high end CPUs

**CPU IP is everywhere – it's an enormous and growing IP market
As everything gets smarter, even the smallest CPUs are moving to 32-bit**

Creating a new force in CPUs

- **Most efficient ‘true RISC’ architecture**
 - Performance, power consumption, architectural elegance
- **Strong installed base and substantial ecosystem**
- **Provide certainty on the future**
 - Build on existing diverse and strong customer relationships
 - Develop other key market segments & ecosystem
- **Market leading and comprehensive product roadmap**
 - Build on the Aptiv product range
 - Compelling next generation MIPS Series5 ‘Warrior’ family of CPU IP cores
 - Coverage across all key segments
- **Exploit increasingly open OS and app portability**

MIPS
by Imagination



Networking



Enterprise



Tablets



Infrastructure



Set-Top Box

Wearable computing.



Giving the electronics industry a real choice for CPU IP

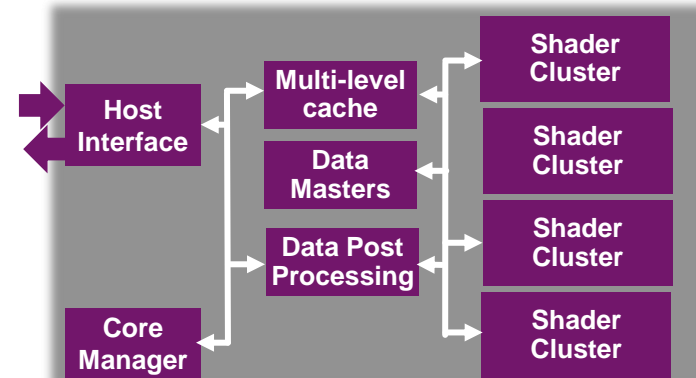
GPU graphics: beauty and brains together

- **Graphics defines the user experience**
 - Apps use graphics to make complex tasks easy and fun
- **GPU compute: the future of high performance processors**
 - Most silicon-efficient programmable processors available
 - 10x-100x the horsepower of the CPU on the same SoC
 - Performance scales linearly with area, unlike CPUs



PowerVR Series6 'Rogue' GPU

- Leading GPU for mobile applications (source: JPR)
- Leadership in performance per mW, bandwidth, latency
- Same GPU for graphics and compute - no compromises
- 100+ GFLOPs already shipping; up to 1TFLOP coming



GPUs are driving the future of SoCs and silicon processes

Innovation in GPUs: Ray Tracing

The behaviour of light is not inherently supported in conventional graphics



- Current graphics use 'pre-baked' lighting to emulate reflections, shadows etc
 - Never looks realistic
 - Not dynamic, so limits freedom of content creation
-
- Hardware Ray Tracing Unit (RTU) models light inherently, so every scene delivers rich image realism
 - Content creation is much simpler



PowerVR Ray Tracing is uniquely efficient and will be disruptive

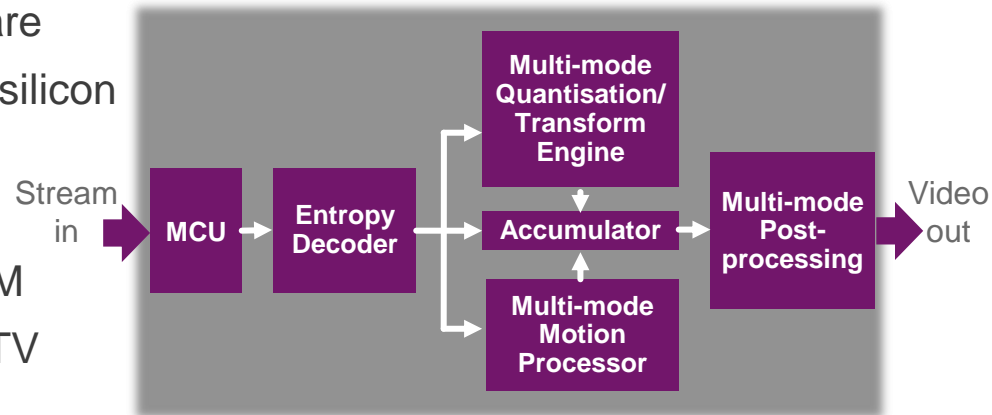
VPU video: efficiency at blazing speeds

- **Video >70% network traffic & going 4K!**
 - Compression with no compromise is essential
 - HEVC & H.265 essential to cope with future demand
- **Standards very well defined and stable**
 - Fully optimised using configurable hardware
 - Fully programmable video engines waste silicon and power for mainstream applications



PowerVR Series4 VPU

- <10mW for 1080p60 HD decode in 28HPM
- Full support for 10-bit colour, 4K for UHDTV
- Full support for 4:4:4, 4:2:2



Video processor architectures need optimised hardware, flexibility and high compression for encode

RPU: ubiquitous communications for everything

Connected devices moving beyond mobile and consumer

- Low cost, always-on, ultra low power communications will drive the connected revolution
- Completely different characteristics to CPU and GPU
 - Programmable + configurable engines
 - Complex dataflow at various speeds
 - Multi-standard



Enigma Series4 'Explorer' RPU

- 802.11ac 2x2 Wi-Fi at 300MHz; <math><3\text{mm}^2</math> in 28nm
- Every 802.11 Wi-Fi standard plus Bluetooth, TV, radio
- Very low power for high bandwidth applications



On-chip communications is the next wave in SoC integration

The “Internet of Things” will reach everywhere

Everything is getting “smart”

Computer



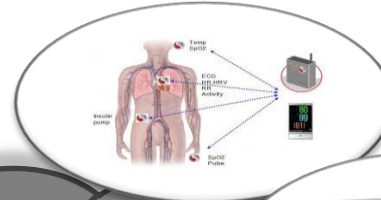
Phone



TV/Radio



Car



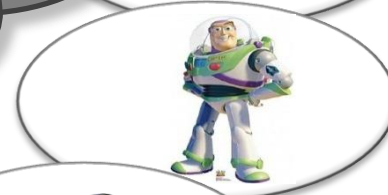
Healthcare



Security



Home Automation



Toys



Industrial

We need connected solutions for everything!

Ensignma MIPS PowerVR
Flow HelloSoft

...and more to come...



Everything!

Electronics industry trends

- **Everything is becoming 'smart'**
 - Everything is programmable, upgradable and connected
 - Relies on multimedia (entertaining, easy to use) and connectivity (content, social)
- **Internet of Things – everything connected**
 - Will lead to 10bn+ market – bigger than mobile
 - Wearable electronics will make everyone more connected that ever before
- **LTE further liberating smartphones**
 - Will radically change how voice and data are transmitted
- **1080P => 4K and beyond displays**
 - TV screens growing in resolution; becoming more multi-purpose
 - 4K is happening now - unstoppable
 - Combination of video & non-video data, e.g. social networking
- **Apps will not rely on CPU ISA for performance**
 - Performance apps not tied into CPU ISA going away thanks to LLVM, binary translation and HTML5 and Apps stores
 - Android already available on devices that use MIPS, ARM, Intel CPUs



In more products than ever before



More than 5 billion products

3 million per day

Note: now includes MIPS

For Distribution



Imagination

Приложение: RTL Flow. Основная идея

Юрий Панчул,
20 октября 2013 года

www.imgtec.com

Код на языке Verilog – простой счетчик

```
module counter
(
    input          clock,
    input          reset,
    output logic [1:0] n
);

    always @(posedge clock)
    begin
        if (reset)
            n <= 0;
        else
            n <= n + 1;
    end
endmodule
```

Что делает схема

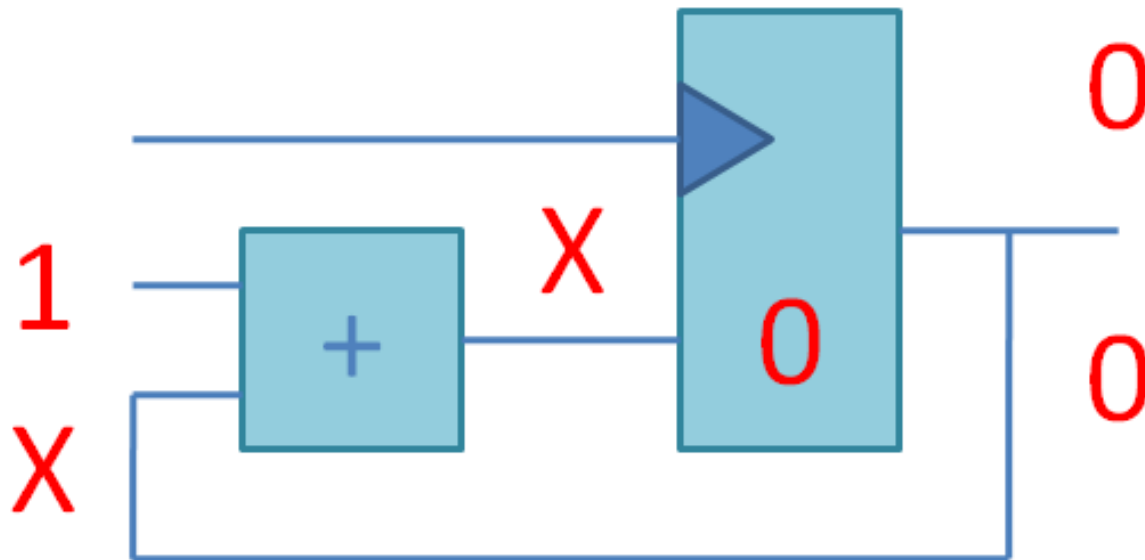


Схема после синтеза

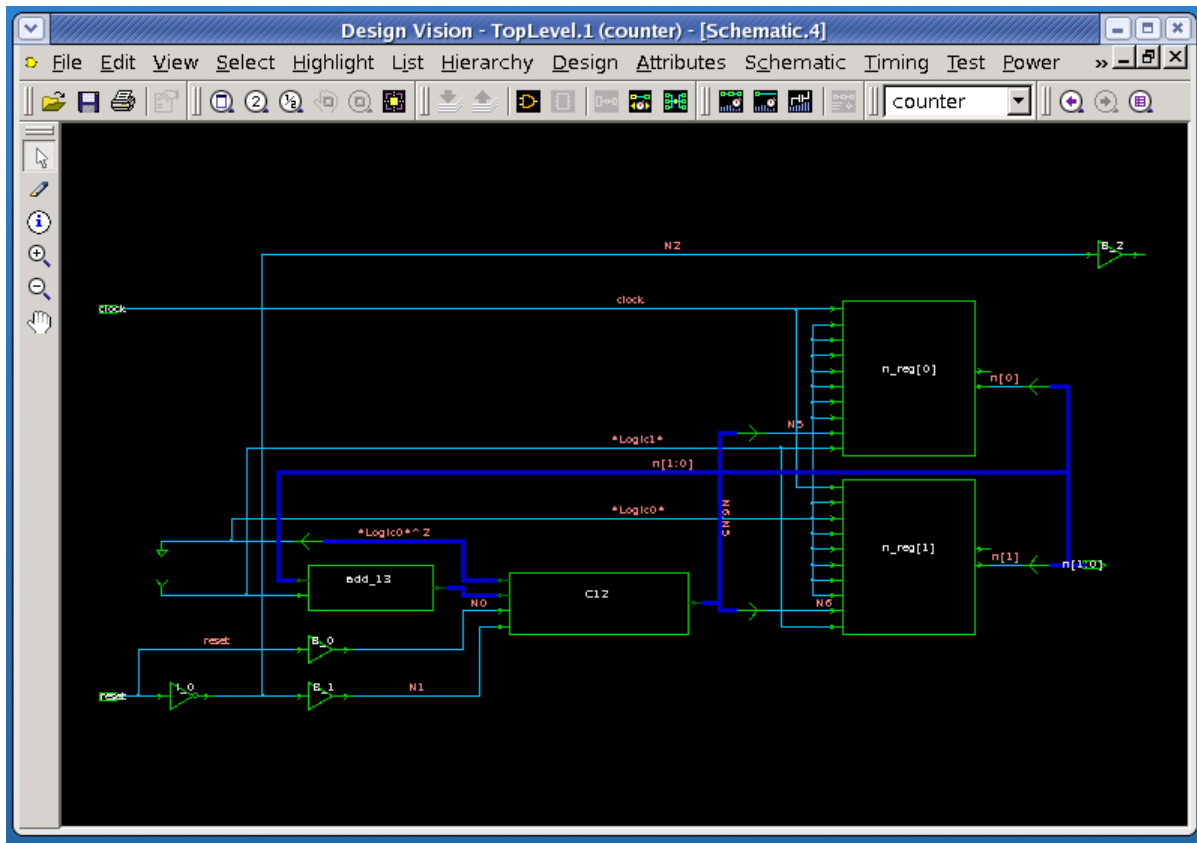
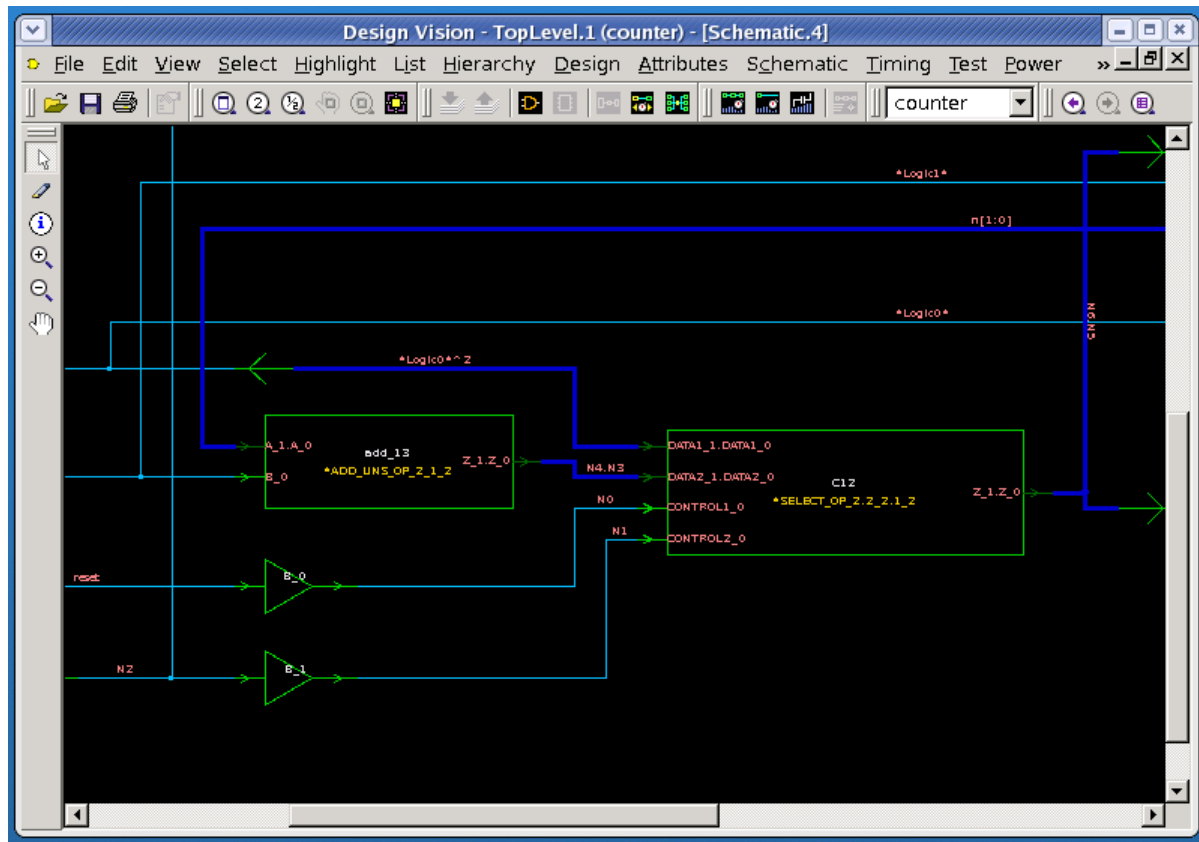
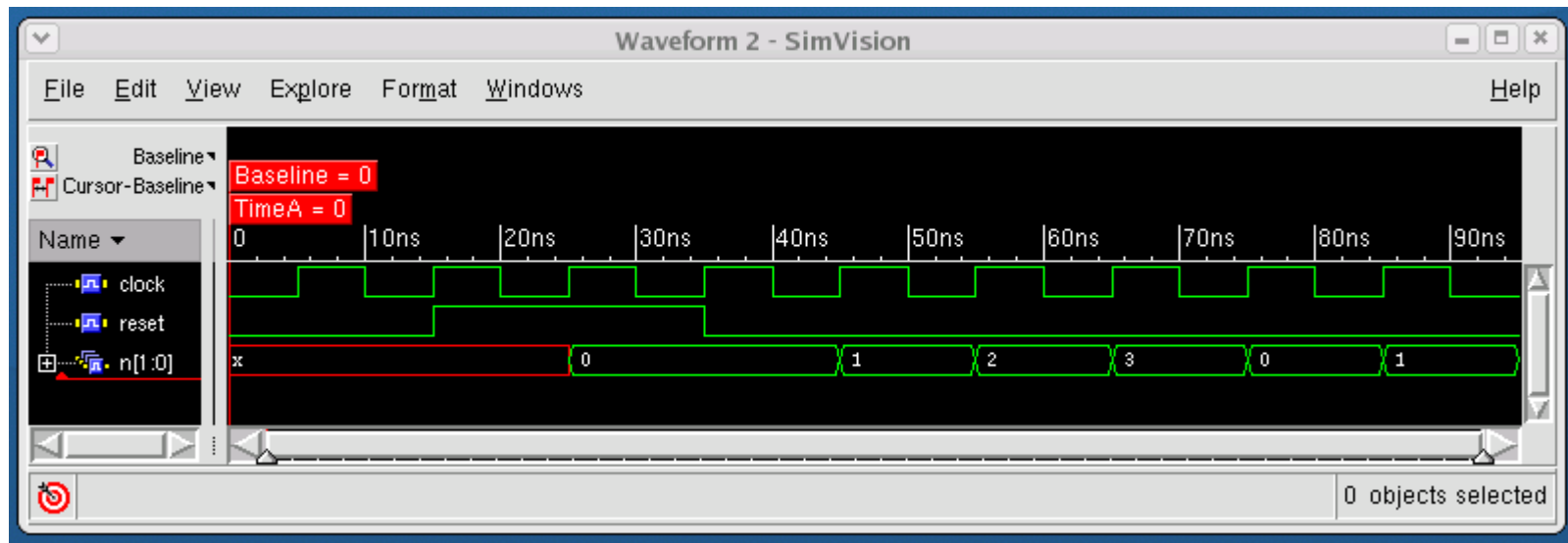


Схема после синтеза - крупнее



Waveform - симуляция



For Distribution



Imagination

Спасибо!